

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5738322号

(P5738322)

(45) 発行日 平成27年6月24日 (2015.6.24)

(24) 登録日 平成27年5月1日 (2015.5.1)

(51) Int. Cl.

F I

HO 1 L 21/338 (2006.01)
 HO 1 L 29/812 (2006.01)
 HO 1 L 29/778 (2006.01)
 HO 1 L 29/861 (2006.01)
 HO 1 L 29/868 (2006.01)

HO 1 L 29/80 L
 HO 1 L 29/80 H
 HO 1 L 29/80 G
 HO 1 L 29/91 C
 HO 1 L 21/60 3 1 1 Q

請求項の数 8 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2012-552399 (P2012-552399)
 (86) (22) 出願日 平成23年2月10日 (2011.2.10)
 (65) 公表番号 特表2013-520000 (P2013-520000A)
 (43) 公表日 平成25年5月30日 (2013.5.30)
 (86) 国際出願番号 PCT/EP2011/051985
 (87) 国際公開番号 W02011/098534
 (87) 国際公開日 平成23年8月18日 (2011.8.18)
 審査請求日 平成25年12月4日 (2013.12.4)
 (31) 優先権主張番号 102010001788.4
 (32) 優先日 平成22年2月10日 (2010.2.10)
 (33) 優先権主張国 ドイツ (DE)

(73) 特許権者 502327850
 フォルシュングスフェアブント ベルリン
 エー ファウ
 Forschungsverbund B
 erlin e. V.
 ドイツ連邦共和国 ベルリン ルドヴェア
 ショーセー 17
 Rudower Chaussee 17,
 D-12489 Berlin, Germ
 any
 (74) 代理人 110001139
 S K 特許業務法人
 (74) 代理人 100130328
 弁理士 奥野 彰彦

最終頁に続く

(54) 【発明の名称】 高い電流許容能力を有するラテラル半導体構成エレメント用のスケラビリティを有する構造

(57) 【特許請求の範囲】

【請求項 1】

少なくとも第 1 のトランジスター・セル (103) 及び前記第 1 のトランジスター・セル近傍の第 2 のトランジスター・セルを含むトランジスターであって、

前記第 1 のトランジスター・セル及び前記第 2 のトランジスター・セルはそれぞれ、配線基板と導通するように接続可能な少なくとも 1 つの bumps を有するコンタクト・フィールド;

前記コンタクト・フィールドの周囲に、同心および放射状の金属的性質を有するネットワークを形成する制御端子 (203, 303, 403);

複数のスプリング・フィールド (201, 301, 401); 及び

複数のシンク・フィールド (202, 302, 402) であって、前記スプリング・フィールド (201, 301, 401) とともに前記コンタクト・フィールドの周りに交互に同心状に設けられ、前記制御端子により隔てられたシンク・フィールド (202, 302, 402);

を有し、

前記制御端子 (203, 303, 403) が、前記複数のスプリング・フィールド (201, 301, 401) のうち少なくとも一つ、及び、前記複数のシンク・フィールド (202, 302, 402) のうち少なくとも一つを完全に取り囲んでおり、

前記第 1 のトランジスター・セル及び前記第 2 のトランジスター・セルの前記スプリング・フィールド (201, 301, 401) は、前記第 1 のトランジスター・セルの前記コンタクト・フィールドと導通して接続され、前記第 1 のトランジスター・セル及び前記第 2 のトラン

10

20

ンジスター・セルの前記シンク・フィールド(202, 302, 402)は、前記第2のトランジスター・セルの前記コンタクト・フィールドと導通して接続される、
ことを特徴とするトランジスター。

【請求項2】

トランジスター作動時に達する前記制御端子(203, 303, 403)の温度が、少なくとも1つの前記バンプとの距離が増すにつれて高まらないように、前記バンプとの距離が増すにつれて前記制御端子を形成する同心および金属の性質を有するネットワークの間隔が増加する、

ことを特徴とする請求項1に記載のトランジスター。

【請求項3】

前記制御端子(303)が、六角形の配置を有している、
ことを特徴とする請求項1又は2に記載のトランジスター。

【請求項4】

前記制御端子(403)が、多角形の配置を有している、但し、該多角形の角の数が、4の整数倍である、

ことを特徴とする請求項1又は2に記載のトランジスター。

【請求項5】

導体表面(102)に設けられ、前記コンタクト・フィールドを有する複数の前記第1のトランジスター・セル及び前記コンタクト・フィールドを有する複数の前記第2のトランジスター・セルを有し、

前記コンタクトフィールドは、複数の前記バンプを有し、

前記第1のトランジスター・セルの前記コンタクト・フィールド上の複数の前記バンプは、前記配線基板上の配線路を介して互いに続され、前記第2のトランジスター・セルの前記コンタクト・フィールド上の複数の前記バンプは、前記配線基板上的他の配線路を介して互いに接続される、

ことを特徴とする請求項1～4の何れか一項に記載のトランジスター。

【請求項6】

前記半導体表面(102)上の前記第1のトランジスター・セル及び前記第2のトランジスター・セルはそれぞれ隣接している、

ことを特徴とする請求項5に記載のトランジスター。

【請求項7】

前記第1のトランジスター・セル及び前記第2のトランジスター・セルの前記制御端子(203, 303, 403)は、前記コンタクト・フィールドとは別の基質上において互いに導通するように接続されている、

ことを特徴とする請求項5又は6に記載のトランジスター。

【請求項8】

半導体表面を準備する(102)；

前記半導体表面(102)上に、制御端子(203, 303, 403)、複数のスプリング・フィールド(201, 301, 401)、複数のシンク・フィールド(202, 302, 402)を有する少なくとも1以上の第1のトランジスター・セル及び少なくとも1以上の第2のトランジスター・セルを形成する；

前記制御端子(203, 303, 403)を互いに導通するようつなぐ；

前記第1のトランジスター・セル及び前記第2のトランジスター・セルのそれぞれにコンタクト・フィールドを形成する；

前記第1のトランジスター・セル及び前記第2のトランジスター・セルの前記スプリング・フィールド(201, 301, 401)をそれぞれ前記第1のトランジスター・セルの前記コンタクト・フィールドに導通するように接続し、前記第1のトランジスター・セルにスプリング・コンタクト・フィールド(206, 305, 405)を形成する；

前記第1のトランジスター・セル及び前記第2のトランジスター・セルの前記シンク・フィールド(202, 302, 402)をそれぞれ前記第2のトランジスター・セルの前記コンタク

10

20

30

40

50

ト・フィールドに導通するように接続し、前記第2のトランジスター・セルにシンク・コンタクト・フィールド(207, 306, 406)を形成する；

少なくとも一つのバンプ(105, 208, 307, 407)を前記スプリング・コンタクト・フィールド(206, 305, 405)と前記シンク・コンタクト・フィールド(207, 306, 406)のそれぞれに形成する；

配線基板(107)を準備する；

前記スプリング・コンタクト・フィールド(206, 305, 405)に形成された前記バンプ(105, 208, 307, 407)を互いに導通するように前記配線基板(107)上の配線路を介して接続する；そして、

前記シンク・コンタクト・フィールド(207, 306, 406)に形成された前記バンプ(105, 208, 307, 407)を互いに導通するように前記配線基板(107)上の他の配線路を介して接続する；

工程を包含し、

複数の前記第1のトランジスター・セル及び複数の前記第2のトランジスター・セルの各々において、前記制御端子(203, 303, 403)が、複数の前記スプリング・フィールド(201, 301, 401)のうち少なくとも一つ、及び、複数の前記シンク・フィールド(202, 302, 402)のうち少なくとも一つを完全に取り囲むように構成されており、

前記スプリング・フィールド(201, 301, 401)及び前記シンク・フィールド(202, 302, 402)は、前記コンタクト・フィールドの周りに交互に同心状に設けられ、前記制御端子(203, 303, 403)により隔てられ、

前記制御端子(203, 303, 403)は、同心および放射状の金属的性質を有するネットワークを形成する、

ことを特徴とするトランジスターの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、請求項1のプレアンプルに係るトランジスター・セル、請求項10のプレアンプルに係るトランジスター、特に、高い電流許容能力を有するラテラル・トランジスター、請求項14のプレアンプルに係るトランジスターの製造方法、並びに、請求項15のプレアンプルに係るダイオードに関する。

【背景技術】

【0002】

窒化ガリウム・ベースのトランジスターは、窒素ガリウム(GaN)層と窒素アルミニウム・ガリウム(AlGaN)層間の接触により、AlGaN/GaN界面に、電界効果トランジスターのトランジスター・チャンネルとして用いることのできる非常に高い電導性を有する層を有している。該電導層は、トランジスターのソースとドレインである半導体表面に設けられている金属表面を介して接触している。ソースとドレイン間の表面に設けられている制御端子は、電界効果トランジスターのゲートとして機能している。このような構成において特徴的なことは、三つ全てのトランジスター端子に、半導体の上面からアクセスできることである。更には、トランジスター・チャンネル内の電流が、半導体表面に対して平行に流れることである。よって、このようなトランジスター構成は、ラテラル構成エレメントと呼ばれる。一方、例えば、ケイ素テクノロジーにおける多くのトランジスターは、縦方向(バーチカル)に設計されている。この際、少なくとも一つのトランジスター端子 - 通常、ソース、或いは、ドレイン - は、半導体基質の下面において接続可能である。

【0003】

ショットキー金属をゲート(HEMT)とする、或いは、誘電体によって絶縁された金属をゲート(MISFET)とするGaNベースの電界効果トランジスターの開発は、マイクロ波増幅器としての用途においてかなり進歩している。このような部品のゲート幅は、通常、100μm未満である。ソース端子、ドレイン端子及びゲート端子の半導体表面上での配置は、マイクロ波の周波数域における電子シグナル拡散の特異性によって定まり、上下に交互に来るソー

10

20

30

40

50

ス電界とドレイン電界、その間に来るゲート電界が得られる。これらは通常、ソース電界とドレイン電界の側方にあり、一方において電氣的に接続されている。

【0004】

スイッチング・トランジスタとしての、GaNベースのトランジスタの開発は、パワー・エレクトロニクスの分野では、まださほど発展していない。この分野においてトランジスタは、高いパルス電流許容能力、通常、50A以上、並びに、広いゲート幅、通常、100 μm以上を必要としている。パワー・エレクトロニクスにおけるスイッチング周波数は、有意に1GHz未満であり、よって、電磁波の波長は、トランジスタの寸法よりもはるかに長い。半導体表面におけるソース端子、ドレイン端子及びゲート端子の配置には、大きな自由度があると言える。

10

【発明の概要】

【0005】

このように、パワー・エレクトロニクスにおけるスイッチング用のGaNトランジスタのラテラル構造は、GaNマイクロ波トランジスタの構造とも、パワー・エレクトロニクス用のバーチカル・スイッチング・トランジスタの構造とも異なっていることは、明確であろう。また、GaNベースのトランジスタでは、半導体面積当たりのコストが非常に高いため、半導体面の効率的な使用も大変重要な注目点である。

【0006】

よって、本発明の課題は、使用できる半導体面を可能な限り効率的に利用し、且つ、与えられている半導体面において可能な限り高い電流許容能力を達成できるトランジスタの構造を提供することである。また、該トランジスタ構造は、トランジスタの電流許容能力を容易にスケールできる（高いスケラビリティを有する）構造であることが好ましい。更に、電氣的にアクティブな領域は、トランジスタ作動時に半導体上の電氣的にアクティブな領域の達する温度が、可能な限り一定に分布するように配置されることが好ましい。

20

【0007】

これらの課題は、請求項1に記載されている特徴を有するトランジスタ・セル、請求項10に記載されている特徴を有するトランジスタ、また、請求項15に記載されている特徴を有する方法によって解決される。

【0008】

請求項1の本発明に係るトランジスタ・セルは、一つの制御端子、多数のスプリング・フィールド、並びに、多数のシンク・フィールドを包含している。制御端子は、少なくとも一つのスプリング・フィールド、及び/或いは、シンク・フィールドを完全に取り囲んでいる。これにより、少なくとも一つのスプリング・フィールド、及び/或いは、シンク・フィールドの全てのエッジにおいて、アクティブなトランジスタ領域が可能となる。

30

【0009】

ここに示されている構成例は、ラテラルGaNベース・トランジスタの技術を起点としているが、他の半導体技術を応用したラテラル・トランジスタ、例えば、電界効果トランジスタやバイポーラ・トランジスタなどを起点とするものであってもよい。ここでは、広義なトランジスタの端子の名称として、広義な用語「制御端子」、「スプリング(泉)」、「シンク(窪)」を用いるものとする。即ち、これらは、例えば、バイポーラ・トランジスタの場合、ベース、エミッター、コレクターであり、電界効果トランジスタの場合、ゲート、ソース、ドレインである。要するに、制御端子は、例えば、ベースやゲートのことであり；スプリング(泉)は、例えば、エミッターやソースのことであり；シンク(窪)は、コレクターやドレインのことであり。スプリング・フィールド、乃至、シンク・フィールドは、半導体上のスプリング端子、乃至、シンク端子の一部として機能する部分であると定義する。

40

【0010】

本発明に係るトランジスタ・セルは、更に、スプリング・コンタクト・フィールド、及び/或いは、シンク・コンタクト・フィールドを有しているが、スプリング・フィールド

50

は、スプリング・コンタクト・フィールドと導通するように結ばれ、及び/或いは、シンク・フィールドは、シンク・コンタクト・フィールドと導通するように結ばれている。スプリング・コンタクト・フィールド、乃至、シンク・コンタクト・フィールドは、一つの、或いは、複数のスプリング・フィールド、乃至、シンク・フィールドへのコンタクトを形成するための半導体上の領域であると定義する。あるトランジスター・セルが、スプリング・コンタクト・フィールド、及び、シンク・コンタクト・フィールドの双方を有している場合、スプリング・フィールドは、スプリング・コンタクト・フィールドと導通するように結ばれ、且つ、シンク・フィールドは、シンク・コンタクト・フィールドと導通するように結ばれていることができる。あるトランジスター・セルが、スプリング・コンタクト・フィールドのみを有している場合、該トランジスター・セルのシンク・フィールドは、他のある一つの、或いは、複数のトランジスター・セルのシンク・コンタクト・フィールドと接続されることができる。あるトランジスター・セルが、スプリング・コンタクト・フィールドのみを有している場合、該トランジスター・セルのシンク・フィールドは、他のある一つの、或いは、複数のトランジスター・セルのシンク・コンタクト・フィールドと接続されることができる。

10

【0011】

尚、本発明に係るトランジスター・セルのスプリング・コンタクト・フィールド、及び/或いは、シンク・コンタクト・フィールドは、少なくとも一つの配線基板に導通するように接続されたバンプを有している。これにより、該トランジスター・セルのスプリング・フィールド、及び/或いは、シンク・フィールドを、可能な限り簡単に配線基板に接続できるようになる。ここで言うバンプとは、例えば、ハンダ製のストラクチャーであり、コンタクト・フィールド上に、半導体表面の反対側にあるコンタクト・フィールドの接続を可能にするために、設けられるものである。

20

【0012】

該少なくとも一つのバンプは、発生した損失熱を伝導できるように構成されていることが好ましい。制御端子は、該少なくとも一つのバンプの周りに同心に配置されることができる。これにより、アクティブなトランジスター領域と該少なくとも一つのバンプ間の熱抵抗が、最低限に抑えられ、該少なくとも一つのバンプを、特に好ましく、効果的なトランジスター損失熱の配線基板への伝導のために用いることが可能になる。同心の制御端子とこれに接続されているアクティブなトランジスター領域は、トランジスター作動時に達するアクティブなトランジスター領域の温度が、該少なくとも一つのバンプへの距離が増すにつれて高まらないように配置されることが好ましい。

30

【0013】

本発明に係るトランジスター・セルの好ましい実施形態では、スプリング・フィールド、及び/或いは、シンク・フィールドは、長方形である。このようにすることで、表面を埋め尽くすことのできる配置が、容易に可能である。本発明に係るトランジスター・セルの更なる好ましい実施形態は、六角形の配置を有している。これにより、半導体表面を中央にあるバンプを含め、スプリング・フィールド、及び、シンク・フィールドによって、隙間なく埋め尽くすことが可能になる。本発明に係るトランジスター・セルの更なる好ましい実施形態では、制御端子は、多角形の配置を有しているが、多角形の角の数は、4の整数倍である。これにより、スプリング・フィールド、及び、シンク・フィールドは、金属製ブリッジを介して、スプリング・コンタクト・フィールド、乃至、シンク・コンタクト・フィールドと、非常に容易に接続可能となる。

40

【0014】

請求項10に記載の本発明に係るトランジスターは、複数のトランジスター・セルを半導体表面上に有しているが、各々のトランジスター・セルは、一つのスプリング・コンタクト・フィールド、及び/或いは、一つのシンク・コンタクト・フィールドを包含している。スプリング・コンタクト・フィールドは、半導体表面の裏側において互いに導通するようにつながれており、シンク・コンタクト・フィールドも、半導体表面の裏側において互いに導通するようにつながれている。これにより、互いに接続されているトランジスター・

50

セルの高いスプリング電流及びシンク電流が、半導体表面を流れず、半導体表面上での配線を削減し、電流許容能力を高めることができる。尚、各々のトランジスターは、上記の好ましい特徴を有していることが好ましい。

【0015】

また、トランジスターは、半導体表面上においてラテラルに結合されていることが好ましい。スプリング・コンタクト・フィールドのバンクは、配線基板上の配線路を介して互いに導通するように接続されており、シンク・コンタクト・フィールドのバンクも、配線基板上の配線路を介して互いに導通するように接続されている。尚、配線基板は、高い熱伝導性を有していることが好ましい。パワー・エレクトロニクスでは一般的なワイヤー・ボンディングと比較して、バンクを介するチップ接続は、低い誘導性を有しており、早いトランジスターを実施できる。

10

【0016】

トランジスター・セルの制御端子は、スプリング・コンタクト・フィールドやシンク・コンタクト・フィールドとは別の基質上において導通するように結ばれていることが好ましい。尚、トランジスター・セルの制御端子は、半導体表面のレベル上で互いに導通するように結ばれていることが特に好ましい。

【0017】

本発明に係るトランジスター内では、互いに結ばれているトランジスター・セルの高いスプリング電流とシンク電流は、チップ・レベルではなく、配線基板上を流れることが好ましい。これによりトランジスター・ボンディング・レベルの大部分を、高価な半導体表面から比較的安価な配線基板上に移動させることができる。そして、配線基板上には、同じ断面積において、蒸着プロセスやスパッタリング・プロセスによって実施できる配線路の伝導性を超える分厚い銅配線路を非常に容易に作成できる。

20

【0018】

ウエハー・レベル - 即ち、配線基板上でのトランジスターのフリップ・チップ組立 - では、各々のトランジスター・セルは、互いに独立して作動できる。これは、トランジスターの電気的特性を、トランジスター・セルの電気的特性によって設定できるという方法を与えてくれる。よって、使用される測定構成の電流許容能力は、該当するトランジスター・セルに相当すればよく、故障も、各々のトランジスター・セルに限定でき、且つ、トランジスターの、各々のセルのパラメーター分散も割り出すことができる。非常に多くのセルを有するトランジスターでも、個々の故障しているセルを、対応するバンクを取り付けないことにより、トランジスターから排除できる。

30

【0019】

請求項15に記載の本発明に係るトランジスターの製造方法は、以下の工程を包含している：
：基質を準備する；基質上に、一つの制御端子、多数のスプリング・フィールド、多数のシンク・フィールドを有する多数のトランジスター・セルを形成する；制御端子を互いに導通するようつなぐ；各トランジスター・セルにスプリング・コンタクト・フィールド、及び/或いは、シンク・コンタクト・フィールドを形成する；各トランジスター・セルのスプリング・フィールドとスプリング・コンタクト・フィールドを導通するようにつなぐ；各トランジスター・セルのシンク・フィールドをシンク・コンタクト・フィールドと導通するようにつなぐ；少なくとも一つのバンクを各スプリング・コンタクト・フィールドと各シンク・コンタクト・フィールドに形成する；配線基板を用意する；スプリング・コンタクト・フィールドのバンクを互いに導通するように配線基板上の配線路を介して接続する；そして、シンク・コンタクト・フィールドのバンクを互いに導通するように配線基板上の配線路を介して接続する。

40

【0020】

本発明の更なる課題は、上記の長所を有するダイオード構造を提供することにある。

【0021】

該課題は、請求項16記載の特徴を有するダイオードによって達成される。請求項16に記載の本発明に係るダイオードは、複数のダイオード・セルを半導体表面上に有しているが、

50

各々のダイオード・セルは、一つのカソード・コンタクト・フィールド、及び/或いは、一つのアノード・コンタクト・フィールドを包含している。カソード・コンタクト・フィールドは、半導体表面の裏側において互いに導通するようにつながれており、アノード・コンタクト・フィールドも、半導体表面の裏側において互いに導通するようにつながれている。これにより、互いに接続されているダイオード・セルの高いカソード電流及びアノード電流が、半導体表面を流れず、半導体表面上での配線を削減し、電流許容能力を高めることができる。

【0022】

以下の実施例において、本発明を、帰属する図を引用しながら詳しく説明する。図の説明：

10

【図面の簡単な説明】

【0023】

図1は、本発明に係るトランジスターの模式的断面図；

図2は、本発明に係るトランジスター・セルの第一実施例の上視図；

図3は、本発明に係るトランジスター・セルの第二実施例の上視図；そして、

図4は、本発明に係るトランジスター・セルの第三実施例の上視図である。

【実施例】

【0024】

図1は、本発明に係るトランジスターの断面の例を示している。該トランジスターは、基質101上にあり得る半導体表面102上において、各々独立して機能できるトランジスターである複数のトランジスター・セル103に分割されている。尚、該トランジスターの、全てのトランジスター・セルの制御端子は、半導体表面において、互いに接続されている。トランジスターのスプリングとシンクの互いの完全な接続は - 通常とは異なり - 半導体上では、実施されない。トランジスターの該スプリング・コンタクト・フィールドとシンク・コンタクト・フィールド104には、それぞれバンプが設けられている。トランジスター全体の制御端子コンタクトにも、一つ、或いは、複数のバンプが設けられている。該バンプは、フリップ・チップ方法により、エレクトロニクス構成技術において一般的な配線基板107上の、好ましくは、高い熱伝導性を有する配線路106に接続されている。配線基板上の該配線路は、全てのスプリング・バンプ、乃至、シンク・バンプが、全てのトランジスター・セルが、並列につながれた高い電流許容能力を有するトランジスターとなるよう並列に接続されている。トランジスター・セルの寸法は、その電流許容能力が、バンプ・コンタクトのそれに見合うものとなるように選択されている。

20

30

【0025】

図2、3及び4は、本発明に係るトランジスター・セルの実施例の上視図である。該トランジスター・セルは、網状につながった制御端子203、303、403によって分けられた、半導体表面上に交互に並ぶスプリング・フィールド201、301、401、及び、シンク・フィールド202、302、402として構成されている。よって、アクティブなトランジスター領域204は、スプリング・フィールドとシンク・フィールドの全てのエッジにおいて - 該フィールドがトランジスター・セルの外側にある場合を除いて - 可能である。異なるトランジスター・セルの制御端子203、303、403は、半導体レベルに配置されている金属ストライプ205、304、404によって、電氣的に導通するよう互いに接続されている。

40

【0026】

図2に示されている第一実施例では、スプリング・フィールドとシンク・フィールド201と202は、長方形である。バンプ208を含むスプリング・コンタクト・フィールド206とシンク・コンタクト・フィールド207は、アクティブなトランジスター領域のフィールドとは反対側に配置されている。帰属するコンタクト・フィールドを含むスプリング・フィールド間、並びに、シンク・フィールド間の電氣的に導通している接続は、金属製ブリッジによって実施されている。また、これらはエアブリッジ、或いは、接続するスプリング・フィールドやシンク・フィールド上においてオープンになっている誘導体によって実施できる。

50

【0027】

図3に示された第二実施例と図4に示された第三実施例では、スプリング・フィールドとシンク・フィールド301, 401乃至302, 402は、バンプ307, 407を有するスプリング・フィールドとシンク・フィールド305, 405乃至306, 406に対して同心に配置されている。制御端子303, 403は、半導体レベルに配置された金属ストライプ304, 404を介してトランジスターの、他のトランジスター・セルの制御端子と電氣的に導通するようにつながれた同心およびラジアル方向へのメタライズによるネットワークになっている。図3と4に示されている実施例の長所は、アクティブなトランジスター領域から、トランジスターの損失熱の配線基板への排熱に非常に効率的に用いることのできるバンプへの熱抵抗を最小化できることである。制御端子の同心状の配列により、バンプからの距離が増すにつれてそれぞれの間隔を、トランジスターの作動時に半導体表面上において達する温度が、バンプからの距離が増すにつれて高まらないように、広げることが可能となる。スプリング・フィールドとシンク・フィールドの接続は、第一実施例同様に実施される。尚、スプリング・コンタクト・フィールドを有するトランジスター・セルのスプリング・フィールドは、該スプリング・コンタクト・フィールドと接続される；シンク・コンタクト・フィールドを有するトランジスター・セルのスプリング・フィールドは、隣接するトランジスター・セルのスプリング・コンタクト・フィールドと接続される。また、シンク・フィールドも同様である。

10

【0028】

図3に四つのトランジスター・セルによって示すような制御端子の配置は、六角形であり、よって、中央に配置されたスプリング・バンプ及びシンク・バンプ307と共にスプリング・フィールドとシンク・フィールドを半導体表面上に隙間なく並べることが可能である。

20

【0029】

図4に四つのトランジスター・セルによって示すような制御端子の配置は、八角形であり、よって、中央にスプリング・コンタクト・フィールド405を有するトランジスター・セルは、全ての辺において、中央にシンク・コンタクト・フィールド406を有するトランジスター・セルに囲まれている、又、その逆も然りである。これは、各々のスプリング・フィールドとシンク・フィールド401と402が、非常に容易にスプリング・コンタクト・フィールド、乃至、シンク・コンタクト・フィールド405と406と金属ブリッジを介して接続できるという長所を有している。

30

【0030】

尚、図4に示されている実施例において記載されている長所は、バンプを中心においた、多角形の角の数が4で割り切れる多角形の形態全てにおいて有効である。また、間に挟まれた制御端子を有するスプリング・フィールドとシンク・フィールドのラテラル配置の、他の実施形態も可能である。

【0031】

記載されている実施形態は、全て、本発明に係るダイオード構成に応用できる。但しここでは、制御端子とそのコンタクトは、無く、スプリング・フィールドは、カソード・フィールドに、スプリング・コンタクト・フィールドは、カソード・コンタクト・フィールドに、シンク・フィールドは、アノード・フィールドに、そして、シンク・コンタクト・フィールドは、アノード・コンタクト・フィールドによって置き換えられる。カソード・コンタクト・フィールドは、半導体表面の裏側において一つのカソードとなるよう互いに導通するようにつながれており、アノード・コンタクト・フィールドも、半導体表面の裏側において一つのアノードとなるよう互いに導通するようにつながれている。これにより、高い電流許容能力を有し、半導体表面を有効利用できるダイオードが得られる。

40

【符号の説明】

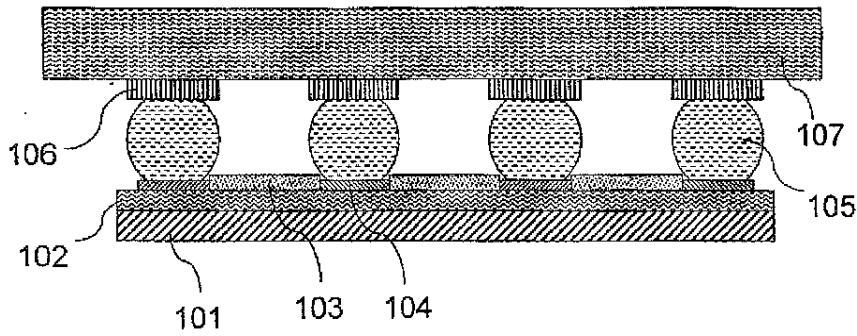
【0032】

101 基質

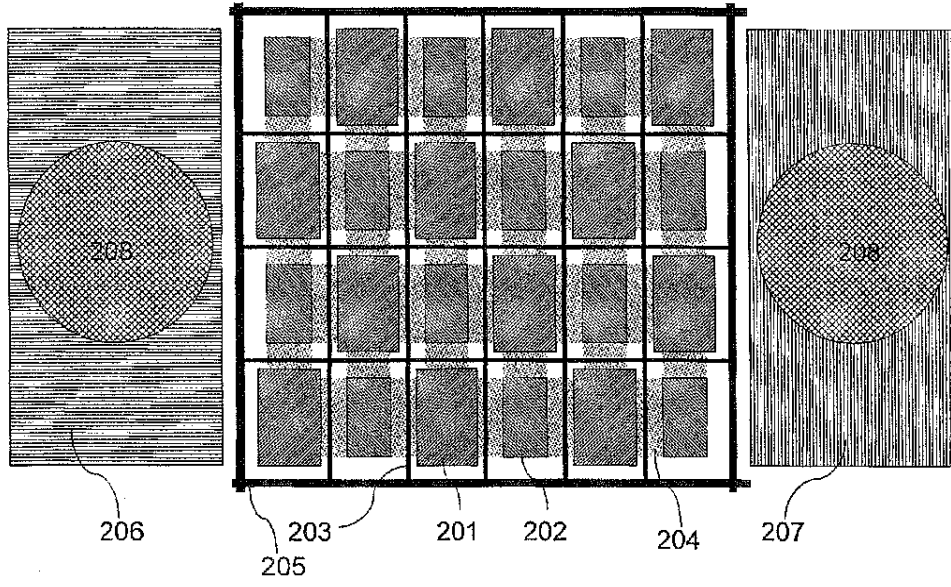
50

- 102 半導体表面
- 103 トランジスタ・セル
- 104 スプリング/シンク・コンタクト・フィールド
- 105 バンプ
- 106 配線路
- 107 配線基板
- 201, 301, 401 スプリング・フィールド
- 202, 302, 402 シンク・フィールド
- 203, 303, 403 制御端子
- 204 アクティブなトランジスタ領域
- 205, 304, 404 金属ストライプ
- 206, 305, 405 スプリング・コンタクト・フィールド
- 207, 306, 406 シンク・コンタクト・フィールド
- 208, 307, 407 バンプ

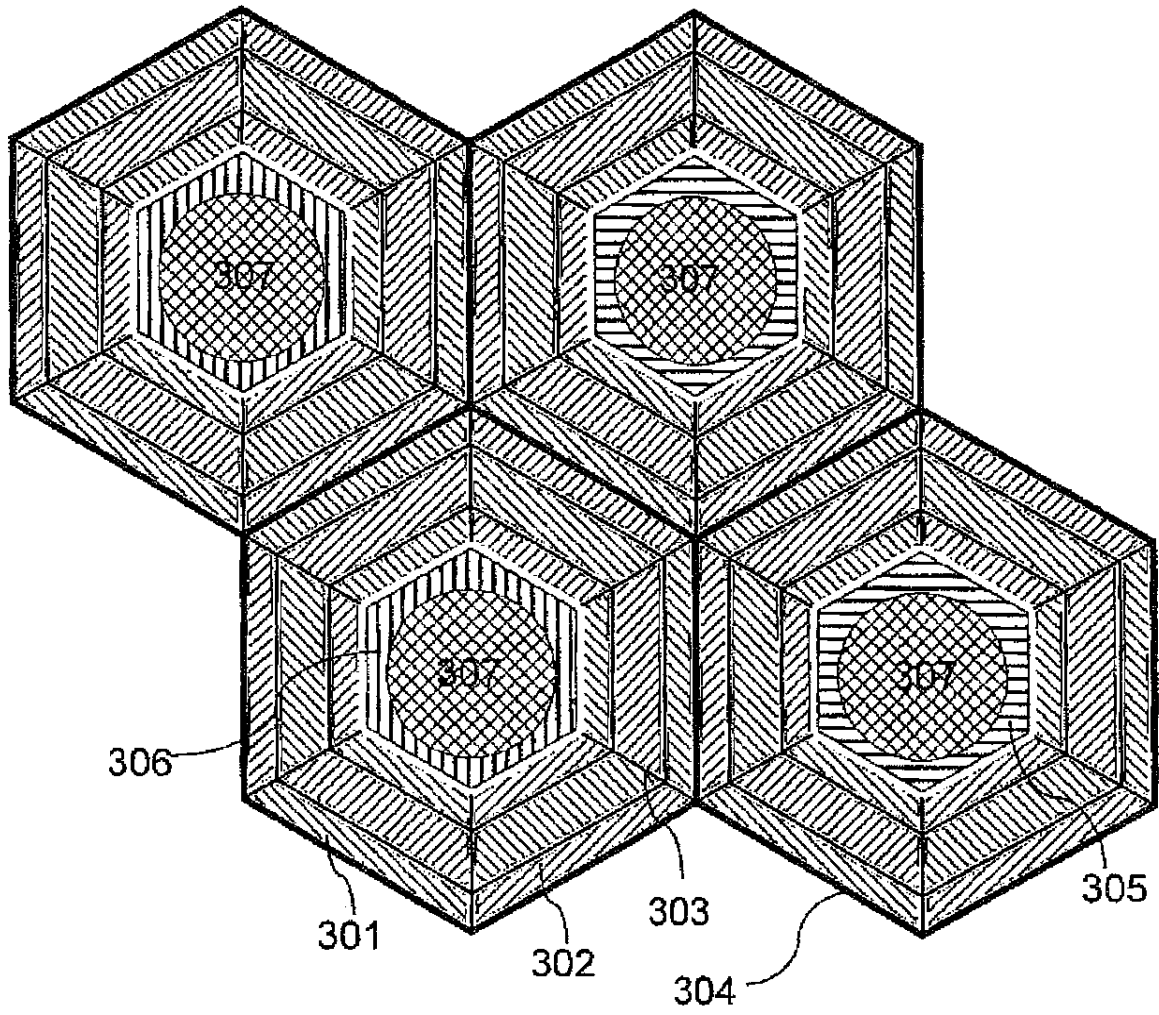
【図1】



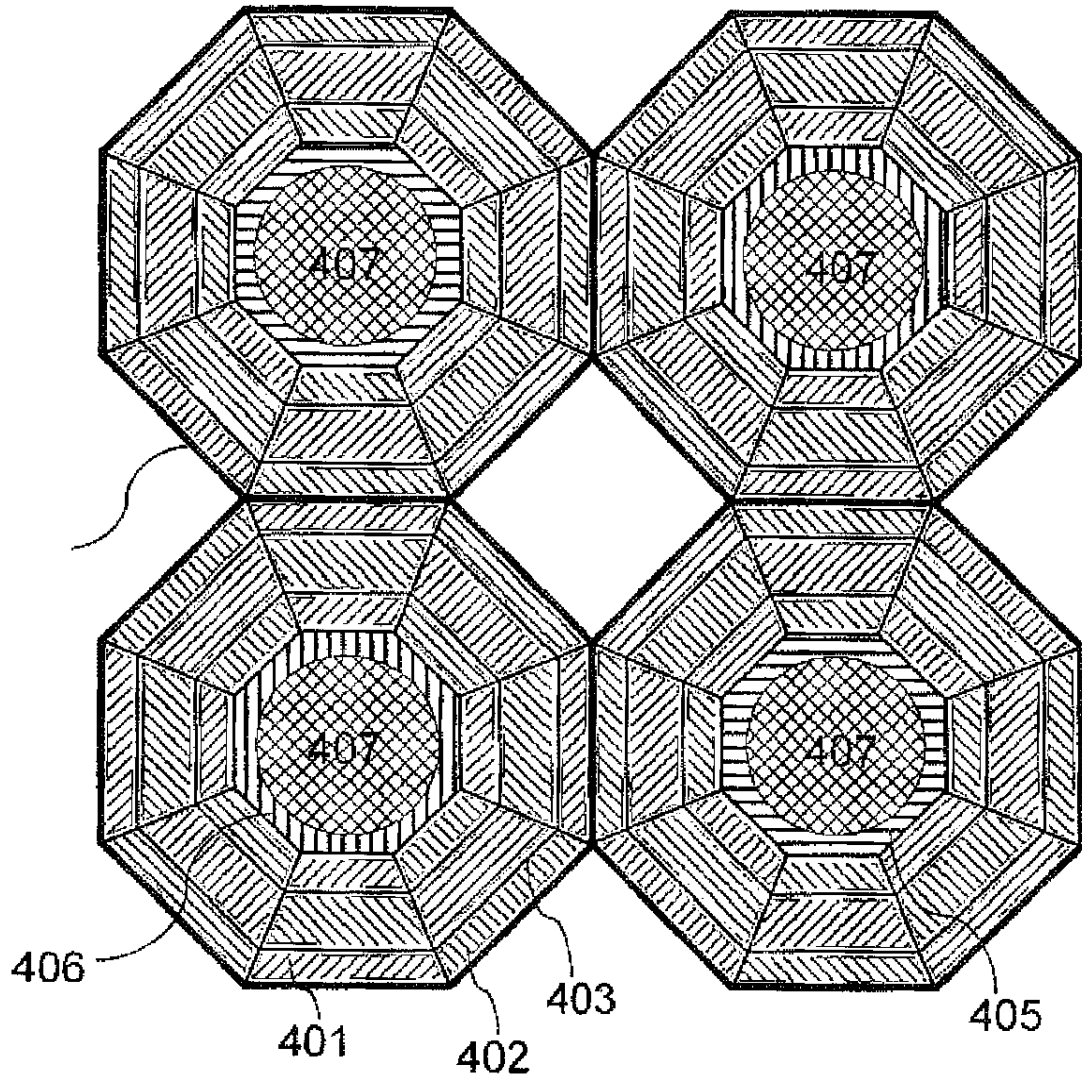
【図 2】



【図 3】



【図4】



フロントページの続き

(51)Int. Cl. F I
H 0 1 L 21/60 (2006.01) H 0 1 L 29/91 F

(74)代理人 100130672

弁理士 伊藤 寛之

(72)発明者 ヒルト, オリバー

ドイツ連邦共和国, 1 5 5 6 6 ショネルチェ, ゲーテシュトラッセ 3 8

(72)発明者 ヴェルフル, ハンズ ヨアヒム

ドイツ連邦共和国, 1 5 7 3 8 ツアイテン, リューラリング 3

審査官 須原 宏光

(56)参考文献 特開平11-214408 (JP, A)
特開2009-032927 (JP, A)
特開平11-003916 (JP, A)
特開2009-016780 (JP, A)
特開平05-166848 (JP, A)
特開平3-290959 (JP, A)
特開2005-243928 (JP, A)

(58)調査した分野(Int. Cl., DB名)

H 0 1 L 29/80

H 0 1 L 29/76