



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 103 57 409 B4 2007.02.08**

(12)

Patentschrift

(21) Aktenzeichen: **103 57 409.3**
 (22) Anmeldetag: **04.12.2003**
 (43) Offenlegungstag: **14.07.2005**
 (45) Veröffentlichungstag
 der Patenterteilung: **08.02.2007**

(51) Int Cl.⁸: **H01L 21/331 (2006.01)**

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(73) Patentinhaber:
Forschungsverbund Berlin e.V., 12489 Berlin, DE

(74) Vertreter:
Anwaltskanzlei Gulde Hengelhaupt Ziebig & Schneider, 10179 Berlin

(72) Erfinder:
Weyers, Markus, Dr., 15745 Wildau, DE; Maaßdorf, Andre, 13086 Berlin, DE; Kurpas, Paul, Dr., 12489 Berlin, DE

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:

DE 198 57 356 A1
US 60 31 256 A1
US 56 68 388 A
US 65 63 145 B1

Song, J.-I. et al.: "Characterisation of GaInP/GaAs double heterojunction bipolar transistors with different collector designs", Electronics Letters am 14.10.1993, S. 1881-1883, Vol. 29, Issue: 21, ISSN: 0013-5194;

Yu, Ling Goh, et al.: "A theoretical analysis of double heterojunction bipolar transistors with composite collectors", Semiconductor Electronics, IEEE am 19.-21.12.2002, S. 304-307;

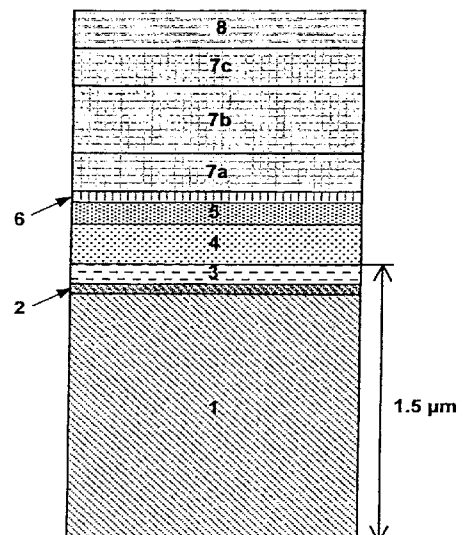
Kurishima et al.: IEEE Transactions on Electron Devices, Vol. 41, No. 8, Aug. 1994;
Onabe: Japanese Journal of Applied Physics, Vol. 21, S. L323 von 1982;

(54) Bezeichnung: **Verfahren zur Herstellung eines Doppelheterostruktur-Bipolartransistors für hohe Betriebsspannungen**

(57) Hauptanspruch: Verfahren zur Herstellung eines Doppelheterostruktur-Bipolartransistors für hohe Betriebsspannungen mit einem auf einem Substrat angeordneten Gallium-Indium-Phosphid-Kollektor (1), einer an der Oberfläche des Gallium-Indium-Phosphid-Kollektors (1) angeordneten n⁻-pulsdotierten Schicht (2) mit einer Dotierungshöhe größer $1 \times 10^{18} \text{ cm}^{-3}$, mit einer niedrig n-dotierten, undotierten oder niedrig p-dotierten GaAs-Zwischenschicht (3), deren Dicke kleiner ist als 20 nm, einer Basis (4) aus Gallium-Arsenid, einem Emitter (5) aus Gallium-Indium-Phosphid, einer GaAs-Ätzstoppschicht (6), einem Ballastwiderstand (7a, 7b, 7c) und einer Kontaktschicht (8) aus GaInAs und GaAs mit folgenden Verfahrensschritten:

- Bereitstellen des Gallium-Indium-Phosphid-Kollektors (1),
- Einbringen der Pulsdotierung in die Oberfläche des Gallium-Indium-Phosphid-Kollektors (1) zur Ausbildung der n⁻-pulsdotierten Schicht (2) mit einer Dotierungshöhe größer $1 \times 10^{18} \text{ cm}^{-3}$,
- Aufwachsen der GaAs-Zwischenschicht (3),
- Aufbringen der Basis (4) aus Gallium-Arsenid und des Emitters (5) aus Gallium-Indium-Phosphid,

- Aufbringen der GaAs-Ätzstoppschicht (6),
- Aufbringen des Ballastwiderstandes (7a, 7b, 7c),
- Aufbringen der...



Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zur Herstellung eines Doppelheterostruktur-Bipolartransistors für hohe Betriebsspannungen mit einer Schichtenfolge, die ihn sowohl für hohe Betriebsspannungen als auch für hohe Ströme und hohe Frequenzen geeignet sein lässt.

[0002] Bei Doppelheterostruktur-Bipolartransistoren (Double Heterostructure Bipolar Transistor – DHBT) wird eine hohe Durchbruchspannung durch die Wahl des Kollektormaterials erreicht. Bei DHBTs auf der Basis von Gallium-Arsenid (GaAs) hat sich Gallium-Indium-Phosphid (GalnP) mit einer Zusammensetzung, die zu Gitteranpassung an das GaAs-Substrat führt, als geeignet erwiesen. Am Heteroübergang vom Kollektormaterial zum Basismaterial Gallium-Arsenid (GaAs) bildet sich jedoch eine Potentialbarriere, die den Ladungsträgertransport behindert und die Verstärkung reduziert. Weiterhin beeinträchtigt diese Barriere die Hochfrequenzeigenschaften der Transistoren insbesondere bei höheren Strömen.

Stand der Technik

[0003] Die Barriere kann erniedrigt werden durch eine Gradierung in der Komposition der beteiligten Halbleitermaterialien. Diese kann in Stufen erfolgen, worüber beispielsweise von Kurishima et al., IEEE Transactions on Electron Devices, Vol. 41, No. 8, August 1994 für DHBTs auf Indium-Phosphid-Substrat berichtet wird. Auch eine kontinuierliche Gradierung ist denkbar und derzeit Gegenstand von Untersuchungen beim Anmelder dieser Erfindung. Für die Kombination Gallium-Arsenid-Basis (GaAs) – Gallium-Indium-Phosphid-Kollektor (GalnP) ist eine solche Gradierung allerdings schwierig, da für diese Materialien eine Mischungslücke besteht [siehe beispielsweise Onabe; Japanese Journal of Applied Physics, Vol. 21, Seite L323 von 1982].

[0004] Alternativ dazu kann die Barriere auch durch eine sehr hohe Dotierung erniedrigt werden. In US 6 031 256 A1 wird eine solche Lösung beschrieben, bei der in eine Gallium-Arsenid-Zwischenschicht, die zwischen der p-dotierten Basis und dem Kollektor angeordnet ist, an der Grenzfläche zum Gallium-Indium-Phosphid-Kollektormaterial eine Delta-Dotierung eingebracht wird. Diese Lösung hat jedoch den Nachteil, dass die Durchbruchfestigkeit im Gallium-Arsenid durch eine solche Delta-Dotierung erniedrigt wird.

[0005] Aus Song J.I. et al. „Characterisation of GalnP/GaAs double heterojunction bipolar transistors with different collector designs“, Electronics Letters, S. 1881–1883, Vol. 29, Oktober 1993 ist ein Doppelheterostruktur-Bipolartransistor bekannt, der

zwischen Kollektor und Basis eine n+-pulsdotierte GalnP-Schicht und eine schwach n-dotierte GaAs-Zwischenschicht aufweist. Nachteilig ist jedoch, dass aufgrund der gewählten Dotierungen und Schichtdicken des Doppelheterostruktur-Bipolartransistors nicht gleichzeitig eine hohe Verstärkung sowie eine hohe Durchbruchspannung erreicht werden können.

[0006] Aus Yu, Ling Goh et al. „A theoretical analysis of double heterojunction bipolar transistors with composite collectors“, Semiconductor Electronics, IEEE December 2002, S. 304–307, ist ein Doppelheterostruktur-Bipolartransistor bekannt, der zwischen Kollektor und Basis eine n+-pulsdotierte GalnP-Schicht und eine n-dotierte GaAs-Zwischenschicht aufweist. Es wird darauf hingewiesen, dass die Durchbruchspannung des Transistors mit höherer Dicke der GaAs-Zwischenschicht und höherer Dotierung der GalnP-Schicht abnimmt, jedoch wird dem Fachmann keine Hinweis gegeben, wie das Verhältnis der Dicken von GaAs-Zwischenschicht und GalnP-Schicht zur Erzielung einer hohen Verstärkung bei gleichzeitig hoher Durchbruchspannung zu wählen ist. Daher kann mit dem dort vorgeschlagenen Doppelheterostruktur-Bipolartransistor nicht gleichzeitig eine hohe Verstärkung sowie eine hohe Durchbruchspannung erreicht werden.

[0007] US 5 668 388 A offenbart einen Transistor, bei dem zur Erzielung hoher Leistungen ein Ballastwiderstand in den Emitter eingefügt wurde.

Aufgabenstellung

[0008] Der Erfindung liegt die daher Aufgabe zugrunde, ein Verfahren zur Herstellung eines Doppelheterostruktur-Bipolartransistors anzugeben, der zur Erzielung einer hohen Verstärkung eine geringe Potentialbarriere zwischen Kollektor und Basis und dennoch eine hohe Durchbruchfestigkeit aufweist.

[0009] Erfindungsgemäß wird die Aufgabe gelöst durch die Merkmale des Anspruchs 1. Zweckmäßige Ausgestaltungen sind Gegenstand des Unteranspruchs.

[0010] Das Verfahren zur Herstellung eines Doppelheterostruktur-Bipolartransistors für hohe Betriebsspannungen mit einem auf einem Substrat angeordneten Gallium-Indium-Phosphid-Kollektor, einer an der Oberfläche des Gallium-Indium-Phosphid-Kollektors angeordneten n⁺-pulsdotierten Schicht mit einer Dotierungshöhe größer $1 \times 10^{18} \text{ cm}^{-3}$, mit einer niedrig n-dotierten, undotierten oder niedrig p-dotierten GaAs-Zwischenschicht, deren Dicke kleiner ist als 20 nm, einer Basis aus Gallium-Arsenid, einem Emitter aus Gallium-Indium-Phosphid, einer GaAs-Ätzstopp-schicht, einem Ballastwiderstand und einer Kontaktschicht aus GalnAs und GaAs weist erfindungsge-

mäße folgende Verfahrensschritte auf:

- Bereitstellen des Gallium-Indium-Phosphid-Kollektors,
- Einbringen der Pulsdotierung in die Oberfläche des Gallium-Indium-Phosphid-Kollektors zur Ausbildung der n⁺-pulsdotierten Schicht mit einer Dotierungshöhe größer $1 \times 10^{18} \text{ cm}^{-3}$,
- Aufwachsen der GaAs-Zwischenschicht,
- Aufbringen der Basis aus Gallium-Arsenid und des Emitters aus Gallium-Indium-Phosphid,
- Aufbringen der GaAs-Ätzstoppschicht,
- Aufbringen des Ballastwiderstandes,
- Aufbringen der Kontaktschicht,

wobei die Dicke der GaAs-Zwischenschicht und die Dicke der n⁺-pulsdotierten Schicht derart angepasst werden, dass der Doppelheterostruktur-Bipolartransistor eine Basis-Kollektor-Durchbruchspannung von mindestens 60 V aufweist und wobei weiterhin die Dicke der GaAs-Zwischenschicht auf die Dotierungshöhe und die Dicke der pulsdotierten Schicht angepasst wird, um eine hohe Verstärkung zu erzielen, wobei die Dicke der GaAs-Zwischenschicht umso geringer ist, je höher die Dotierung der n⁺-pulsdotierten Schicht ist.

[0011] Vorzugsweise besteht der Ballastwiderstand aus GaInP-Schichten mit unterschiedlicher Dotierungshöhe.

Ausführungsbeispiel

[0012] Die Erfindung wird nachstehend anhand eines Ausführungsbeispiels näher erläutert. In den Zeichnungen zeigen

[0013] Fig. 1 ein Ausführungsbeispiel für eine Schichtstruktur eines erfindungsgemäßen Transistors,

[0014] Fig. 2 die Durchbruchspannung über der Dicke der GaAs-Zwischenschicht in Abhängigkeit von der Dicke der Pulsdotierung bei einem erfindungsgemäßen Transistor,

[0015] Fig. 3 die Gleichstromverstärkung in Abhängigkeit von der Kollektorstromdichte für einen erfindungsgemäßen Transistor im Vergleich zu Transistoren ohne Pulsdotierung und

[0016] Fig. 4 die Transitfrequenz in Abhängigkeit von der Stromdichte für einen erfindungsgemäßen Transistor im Vergleich zu Transistoren ohne Pulsdotierung.

[0017] Fig. 1 zeigt ein Beispiel für den Aufbau einer erfindungsgemäßen Schichtstruktur eines Doppelheterostruktur-Bipolar-Transistors. Der GaInP-Kollektor **1** des Transistors weist bei diesem Ausführungsbeispiel eine Dicke von $1,5 \mu\text{m}$ und eine übliche Dotie-

rung von $n = 2 \times 10^{16} \text{ cm}^{-3}$ auf. An seiner Oberfläche wird in den GaInP-Kollektor **1** eine Pulsdotierung von $n = 5 \times 10^{18} \text{ cm}^{-3}$ eingebracht, so dass eine pulsdotierte Schicht **2** mit einer Dicke von 5 nm entsteht. Darüber wird eine GaAs-Zwischenschicht **3** (spacer) mit einer Schichtdicke von 5 nm aufgewachsen. Es schließen sich dann in bekannter Weise eine Basis **4** aus Gallium-Arsenid und der GaInP-Emitter **5** an. Oberhalb des GaInP-Emitters ist bei diesem Beispiel zusätzlich eine GaAs-Ätzstoppschicht **6** und ein Ballastwiderstand aus GaInP-Schichten **7a, b, c** mit unterschiedlicher Dotierungshöhe eingefügt. Dieser Halbleiter-Widerstand stabilisiert das Bauelement, da es die Konzentration des Stroms auf heißere Bereiche, in denen sich der Widerstand ohne Ballast stark verringert, verhindert. Solche Stromkonzentration könnte sonst zur Zerstörung des Bauelements führen. Die Schichtstruktur wird abgeschlossen mit einer Kontaktschicht **8** aus GaAs und GaInAs nach dem üblichen Stand der Technik.

[0018] Fig. 2 zeigt die erwartete Basis-Kollektor-Durchbruchspannung BV_{CBO} über der Dicke d_{GaAs} spacer der GaAs-Zwischenschicht in Abhängigkeit von der Dicke d_{pulse} der Pulsdotierung für eine Dotierungshöhe im Puls von $n = 5 \times 10^{18} \text{ cm}^{-3}$. Es wird deutlich, dass eine ungeeignete Kombination der Werte zu einer deutlich reduzierten Durchbruchfestigkeit BV_{CBO} führt, nämlich wenn die Dicke d_{pulse} der pulsdotierten Schicht **2** und/oder die Dicke d_{GaAs} spacer der GaAs-Zwischenschicht **3** zu hoch gewählt wird. Bei richtiger Wahl der Werte lassen sich Transistoren mit einer Durchbruchfestigkeit BV_{CBO} oberhalb von 60 V und einer hohen Verstärkung sowie hervorragenden Hochfrequenzeigenschaften herstellen, wie aus den folgenden Figuren noch zu ersehen sein wird. Derartige Bauelemente eignen sich beispielsweise für eine Betriebsspannung von 28 V, die für die Basisstationen von Mobilfunksystemen üblich geworden ist.

[0019] Fig. 3 zeigt die Gleichstromverstärkung β in Abhängigkeit von der Kollektorstromdichte J_c für einen Doppelheterostruktur-Bipolartransistor D-HBT (spacer + pulse) wie er zu den Fig. 1 und Fig. 2 beschrieben ist (gestrichelte Linie) im Vergleich zu einem Singleheterostruktur-Bipolartransistor S-HBT (Kollektor aus Gallium-Arsenid – ausgezogene Linie) und einem Doppelheterostruktur-Bipolartransistor D-HBT (spacer) (gepunktete Linie), der keine pulsdotierte Schicht, sondern nur eine Zwischenschicht (spacer) zwischen Kollektor und Basis aufweist. Es zeigt sich, dass der erfindungsgemäße Transistor D-HBT (spacer + pulse) eine nahezu gleich hohe Verstärkung besitzt wie der Singleheterostruktur-Bipolartransistor S-HBT.

[0020] Fig. 4 zeigt die Transitfrequenz f_T in Abhängigkeit von der Stromdichte J_c für diese Transistoren. Es wird klar, dass die erfindungsgemäßen Transisto-

ren in einem weiten Bereich höhere Grenzfrequenzen bei gleichzeitig höheren Stromdichten J_c erlauben als die Transistoren ohne pulsdotierte Schicht.

tierungshöhe besteht.

Es folgen 2 Blatt Zeichnungen

Bezugszeichenliste

1	GaInP-Kollektor
2	Pulsdotierte Schicht
3	GaAs-Zwischenschicht
4	Basis
5	GaInP-Emitter
6	GaAs-Ätzstoppschicht
7a, b, c	GaInP-Schichten (Ballastwiderstand)
8	Kontaktschicht

Patentansprüche

1. Verfahren zur Herstellung eines Doppelheterostruktur-Bipolartransistors für hohe Betriebsspannungen mit einem auf einem Substrat angeordneten Gallium-Indium-Phosphid-Kollektor (**1**), einer an der Oberfläche des Gallium-Indium-Phosphid-Kollektors (**1**) angeordneten n^+ -pulsdotierten Schicht (**2**) mit einer Dotierungshöhe größer $1 \times 10^{18} \text{ cm}^{-3}$, mit einer niedrig n-dotierten, undotierten oder niedrig p-dotierten GaAs-Zwischenschicht (**3**), deren Dicke kleiner ist als 20 nm, einer Basis (**4**) aus Gallium-Arsenid, einem Emitter (**5**) aus Gallium-Indium-Phosphid, einer GaAs-Ätzstoppschicht (**6**), einem Ballastwiderstand (**7a, 7b, 7c**) und einer Kontaktschicht (**8**) aus GaInAs und GaAs mit folgenden Verfahrensschritten:

- Bereitstellen des Gallium-Indium-Phosphid-Kollektors (**1**),
- Einbringen der Pulsdotierung in die Oberfläche des Gallium-Indium-Phosphid-Kollektors (**1**) zur Ausbildung der n^+ -pulsdotierten Schicht (**2**) mit einer Dotierungshöhe größer $1 \times 10^{18} \text{ cm}^{-3}$,
- Aufwachsen der GaAs-Zwischenschicht (**3**),
- Aufbringen der Basis (**4**) aus Gallium-Arsenid und des Emitters (**5**) aus Gallium-Indium-Phosphid,
- Aufbringen der GaAs-Ätzstoppschicht (**6**),
- Aufbringen des Ballastwiderstandes (**7a, 7b, 7c**),
- Aufbringen der Kontaktschicht (**8**),

wobei die Dicke der GaAs-Zwischenschicht (**3**) und die Dicke der n^+ -pulsdotierten Schicht (**2**) derart angepasst werden, dass der Doppelheterostruktur-Bipolartransistor eine Basis-Kollektor-Durchbruchspannung von mindestens 60 V aufweist und wobei weiterhin die Dicke der GaAs-Zwischenschicht (**3**) auf die Dotierungshöhe und die Dicke der pulsdotierten Schicht (**2**) angepasst wird, um eine hohe Verstärkung zu erzielen, wobei die Dicke der GaAs-Zwischenschicht (**3**) umso geringer ist, je höher die Dotierung der n^+ -pulsdotierten Schicht (**2**) ist.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass der Ballastwiderstand aus GaInP-Schichten (**7a, b, c**) mit unterschiedlicher Do-

Anhängende Zeichnungen

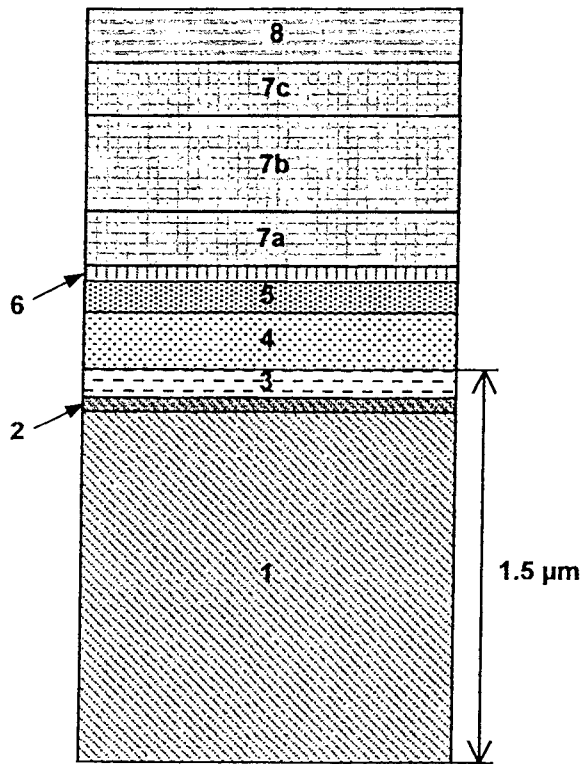


Fig. 1:

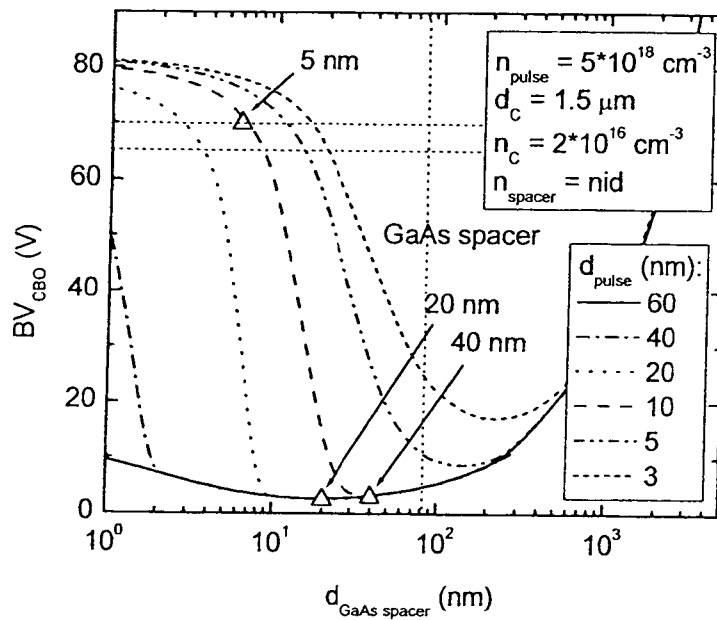


Fig. 2:

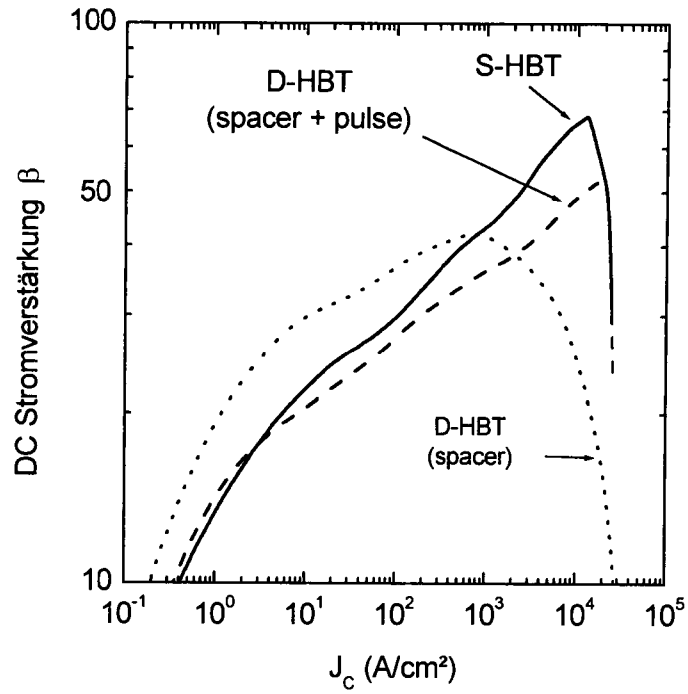


Fig. 3:

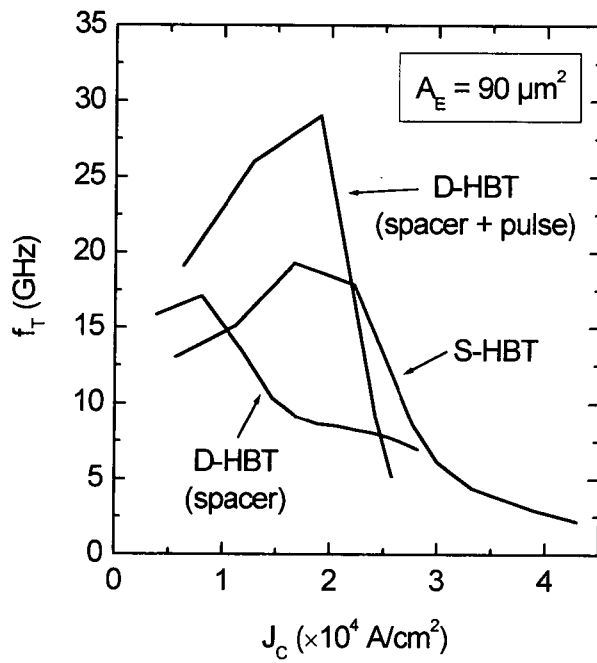


Fig. 4: